

Translation of Priority Certificate

1c511 U.S. PTO
09/135180
08/17/98

PATENT OFFICE
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: August 25, 1997

Application Number: Patent Application
No. Hei 9-228337

Applicant(s): SANYO ELECTRIC CO., LTD.

July 24, 1998

Commissioner, Takeshi Isayama
Patent Office

Priority Certificate No. Hei 10-3057742

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

JCS11 U.S. PTO
09/135180
08/17/98

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 1997年 8月25日

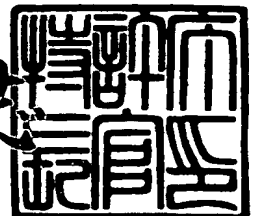
出 願 番 号
Application Number: 平成 9年特許願第228337号

出 願 人
Applicant (s): 三洋電機株式会社

1998年 7月24日

特許庁長官
Commissioner,
Patent Office

伴佐山 建志



出証番号 出証特平10-3057742

【書類名】 特許願

【整理番号】 KI97-1014

【提出日】 平成 9年 8月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/796
H04N 5/335

【発明の名称】 固体撮像素子及び固体撮像素子の駆動方法

【請求項の数】 5

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

【氏名】 大鶴 雄三

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 高野 泰明

【代理人】

【識別番号】 100076794

【弁理士】

【氏名又は名称】 安富 耕二

【連絡先】 03-5684-3268 知的財産部駐在

【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9702954

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像素子及び固体撮像素子の駆動方法

【特許請求の範囲】

【請求項1】 一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、上記複数の転送電極が、上記チャネル領域内の第1の領域に複数の受光画素を連続的に定義し、上記第1の領域に隣接する第2の領域に複数の蓄積画素を連続的に定義する固体撮像素子であって、上記複数の転送電極の内、上記第1の領域と上記第2の領域との境界部分を挟んで配置される少なくとも2本が、チャネル長を他のチャネル長よりも長くして形成され、かつ、上記第1の領域に配置される上記複数の転送電極に対して一定の周期を有する第1の多相クロックが印加されると共に、上記第2の領域に配置される上記複数の転送電極に対して上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックが印加されることを特徴とする固体撮像素子。

【請求項2】 上記第1の領域に設定される上記受光画素の数に対して上記第2の領域に設定される上記蓄積画素の数を $1/n$ (n : 整数) とすると共に、上記第1の多相クロックの周期に対して上記第2の多相クロックの周期を n 倍とすることを特徴とする請求項1に記載の固体撮像素子。

【請求項3】 一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、上記複数の転送電極が、上記チャネル領域内の第1の領域に複数の受光画素を連続的に定義し、上記第1の領域に隣接する第2の領域に複数の蓄積画素を連続的に定義する固体撮像素子の駆動方法において、上記第1の領域に配列される上記複数の転送電極に一定の周期を有する第1の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域側へ転送すると共に、上記第2の領域に配置される上記複数の転送電極に、上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックを印加して上記第1の領域から転

送出力される上記情報電荷を1画素単位で選択して上記第2の領域に取り込んだ後、上記第2の多相クロックの周期よりも長い周期を有する第3の多相クロックを印加して上記第2の領域から上記情報電荷を1画素ずつ転送出力することを特徴とする固体撮像素子の駆動方法。

【請求項4】 上記第2の多相クロックは、上記複数の転送電極の内の上記第1及び第2の領域の境界に隣接して配置される1本に印加される第1のクロックと、この第1のクロックよりもデューティ比が大きく設定され、上記複数の転送電極の内の上記第1及び第2の領域の境界から離れて配置される1本に印加される第2のクロックと、を含むことを特徴とする請求項3に記載の固体撮像素子の駆動方法。

【請求項5】 一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、上記複数の転送電極が、上記チャネル領域内の第1の領域に複数の受光画素を連続的に定義し、上記第1の領域に隣接する第2の領域に複数の蓄積画素を連続的に定義する固体撮像素子の駆動方法において、上記第1の領域に配列される上記複数の転送電極に一定の周期を有する第1の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域側へ転送すると共に、上記第2の領域に配置される上記複数の転送電極に、上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックを印加して上記第1の領域から転送出力される上記情報電荷を1画素単位で選択して上記第2の領域に取り込んだ後、上記第2の多相クロックの周期よりも長い周期を有する第3の多相クロックを印加して上記第2の領域から上記情報電荷を1画素ずつ転送出力する第1の動作、及び、上記第1及び第2の領域に配置される上記複数の転送電極に上記第3の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域を通して転送する第2の動作、を含み、上記第1の動作を繰り返し実行して画面単位で連続する第1の画像信号を得ると共に、所望のタイミングで上記第2の動作を実行して単一の静止画面を表示する第2の画像信号を得ることを特徴とする固体撮像素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、フレーム転送方式のCCD固体撮像素子及びその固体撮像素子の駆動方法に関する。

【0002】

【従来の技術】

パーソナルコンピュータやワードプロセッサなどのコンピュータ機器に画像情報を取り込む手段として、固体撮像素子を用いた電子スチルカメラが用いられるようになっている。この電子スチルカメラは、従来のテレビカメラ等の撮像装置と同様に、被写体画像を動画、即ち、静止画像の連続として撮らえ、その中から所望の1画面の画像情報を取り出すように構成される。通常、このような電子スチルカメラの画像情報の処理においては、処理の高速化を図るため、適当に間引いた少ない情報量の画像信号で連続画像を再生し、最終的に取り出そうとする1画面の画像情報に対してのみ完全な信号処理を施すようにしている。

【0003】

図10は、従来の電子スチルカメラの構成を示すブロック図である。

CCD固体撮像素子1は、行列配置された複数の受光画素と各受光画素に対応付けられるシフトレジスタとを有する。複数の受光画素は、周知のレンズ機構によって受光面に照射される被写体画像の光に応答して情報電荷を発生し、それぞれ独立に蓄積する。シフトレジスタは、各受光画素に蓄積される情報電荷を所定の順序で転送出力する。また、固体撮像素子1には、シフトレジスタの出力端に、情報電荷を画素単位で蓄積する容量が設けられており、転送出力される情報電荷の電荷量を電圧値に変換して取り出し、画像信号 $Y_0(t)$ として出力する。

【0004】

駆動回路2は、固体撮像素子1の各シフトレジスタに対して多相の垂直転送クロック ϕ_v 及び水平転送クロック ϕ_h を供給し、複数の受光画素に蓄積される情報電荷を所定の順序で転送出力させる。即ち、垂直走査タイミングに従って各受光画素の情報電荷をシフトレジスタへ転送した後、水平走査タイミングに従って1

行ずつ転送出力させることにより、1行単位で連続する画像信号 $Y_0(t)$ を得られるようにしている。タイミング制御回路3は、一定周期の基準クロックに基づいて水平同期信号HT及び垂直同期信号VTを生成し、駆動回路2に供給する。この水平同期信号HT及び垂直同期信号VTは、固体撮像素子1の水平走査及び垂直走査のタイミングを決定するためのものであり、所定のフォーマットに従って生成される。同時に、画像信号 $Y_0(t)$ を水平同期信号HT及び垂直同期信号VTに従い規格化するタイミング信号PCを生成し、後述する信号処理回路4へ供給する。また、タイミング制御回路3は、画像確定指示DIに応答し、駆動回路2の連続撮像動作を停止させると共に、信号処理回路4に画像信号 $Y_0(t)$ に対応した特定の1画面の画像データ $D(n)$ を出力させる。

【0005】

信号処理回路4は、固体撮像素子1から出力される画像信号 $Y_0(t)$ を取り込み、タイミング信号PCに従ってサンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに準じた画像信号 $Y_1(t)$ として表示器5へ供給する。この信号処理回路4は、A/D変換器及びD/A変換器を含み、画像信号 $Y_0(t)$ をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナログ値の画像信号 $Y_1(t)$ に戻して表示器5へ供給するように構成される。さらに、信号処理回路4は、タイミング制御回路3が画像確定指示DIを受けたときの画像信号 $Y_0(t)$ の1画面分に対応するデジタル画像データ $D(n)$ を静止画出力として外部へ供給する。表示器5は、例えば、LCDパネルからなり、信号処理回路4から供給される画像信号 $Y_1(t)$ に従う固体撮像素子1が撮らえた画像を連続して表示する。尚、画像確定指示DIを受けた後には、静止画出力として出力される画像データ $D(n)$ に対応する静止画像を表示する。

【0006】

図11は、CCD固体撮像素子1の構成を示す模式図であり、フレーム転送方式の場合を示している。この図においては、図面を簡略化するため、受光画素の配列を12行×16列で示してある。そして、図12は、固体撮像素子1を駆動する各転送クロックと各同期信号との関係を示すタイミング図である。

フレーム転送方式のCCD固体撮像素子1は、撮像部1i、蓄積部1s、水平

転送部 1 h 及び出力部 1 d より構成される。撮像部 1 i は、垂直方向に連続する互いに平行な複数の CCD シフトレジスタからなり、これらのシフトレジスタの各ビットがそれぞれ受光画素を構成する。この撮像部 1 i には、垂直同期信号 V T に同期するフレーム転送クロック $\phi f1 \sim \phi f3$ が印加され、撮像期間中に各受光画素に蓄積された情報電荷が垂直走査のブランキング期間に蓄積部 1 s へ高速転送される。

【0007】

蓄積部 1 s は、撮像部 1 i のシフトレジスタに連続し、ビット数が一致する複数の CCD シフトレジスタからなり、これらのシフトレジスタの各ビットが蓄積画素を構成し、撮像部 1 i の各受光画素から転送出力される情報電荷を一時的に蓄積する。この蓄積部 1 s には、垂直同期信号 V T 及び水平同期信号 H T に同期した垂直転送クロック $\phi v1 \sim \phi v3$ が印加され、撮像部 1 i から情報電荷が 1 画面単位で取り込まれると共に、取り込まれた情報電荷が水平走査のブランキング期間に 1 行単位で水平転送部 1 h へ転送される。

【0008】

水平転送部 1 h は、蓄積部 1 s の各シフトレジスタの出力が各ビットに結合された単一の CCD シフトレジスタからなり、蓄積部 1 s の各シフトレジスタから転送出力される情報電荷を各ビットに受ける。この水平転送部 1 h には、水平同期信号 H T に同期した水平転送クロック $\phi h1$ 、 $\phi h2$ が印加され、蓄積部 1 s の各シフトレジスタから 1 水平ライン単位で転送出力される情報電荷が順次出力部 1 d 側へ転送される。

【0009】

出力部 1 d は、水平転送部 1 h の出力側で情報電荷を受ける容量を含み、水平転送部 1 h から転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。この出力部 1 d には、水平転送クロック $\phi h1$ 、 $\phi h2$ に従うリセットクロック ϕr が印加され、水平転送部 1 h から順次転送出力される情報電荷を 1 画素単位で排出させることにより、1 画素毎の情報電荷量に対応する電圧値を取り出すようにしている。ここで出力される電圧値の変化が画像信号 $Y0(t)$ となる。

【0010】

このような、フレーム転送方式の固体撮像素子1は、撮像して得られた情報電荷を一時的に蓄積する蓄積部1sが、撮像部1iの受光画素から離れているため、受光画素からの不要な電荷の漏れ込みが少ない。このため、固体撮像素子から任意のタイミングで情報電荷を読み出して静止画像を得る電子スチルカメラに適している。

【0011】

【発明が解決しようとする課題】

上述の電子スチルカメラの場合、固体撮像素子1を連続動作させて動画像を取り出し、その動画像を見ながら所望の静止画像を取り出せるようにしている。このときの動画像は、単なる確認画面であるため、高画質である必要はなく、通常は、画像信号 $Y_0(t)$ の情報量を予め少なくして信号処理回路4での信号処理を簡単にしている。即ち、信号処理回路4の入力段階で画像信号 $Y_0(t)$ を一定の列単位あるいは行単位で間引くことで情報量を削減し、各種の信号処理を簡略化して高速化を図れるように構成している。

【0012】

しかしながら、信号処理回路4において画像信号 $Y_0(t)$ を間引くようにするための構成は、入力部分の回路動作が高速になって消費電力を増加させると共に、回路規模自体も大きくなり易いため、コストの増大を招くことになる。

そこで本発明は、消費電力の増大を抑えながら、コストの低減を図り、安価で高解像度の電子スチルカメラを提供できるようにすることを目的とする。

【0013】

【課題を解決するための手段】

本発明は、上述の課題を解決するために成されたもので、その特徴とするところは、一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、上記複数の転送電極が、上記チャネル領域内の第1の領域に複数の受光画素を連続的に定義し、上記第1の領域に隣接する第2の領域に複数の蓄積画素を連続的に定義する固体撮像素子であって、上記複数の転送電極の内、上記第1の領域と上記第2の領域と

の境界部分を挟んで配置される少なくとも2本が、チャンネル長を他のチャンネル長よりも長くして形成され、かつ、上記第1の領域に配置される上記複数の転送電極に対して一定の周期を有する第1の多相クロックが印加されると共に、上記第2の領域に配置される上記複数の転送電極に対して上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックが印加されることにある。

【0014】

これにより、第1の多相クロックの周期と第2の多相クロックの周期との差に応じて第2の領域の蓄積画素へ取り込まれない情報電荷が、第1及び第2の領域の境界部分で、チャンネル領域から半導体基板側へ排出される。このとき、第1及び第2の領域の境界部分にチャンネル長を長く形成した転送電極を配置しているため、第1の領域内で情報電荷が排出される部分と、第2の領域内で情報電荷が蓄積される部分との距離が離れられる。従って、第1の領域から排出される情報電荷が第2の領域に蓄積されている情報電荷に混入しにくくなる。

【0015】

そして、本発明の固体撮像素子の駆動方法の特徴とするところは、上記第1の領域に配列される上記複数の転送電極に一定の周期を有する第1の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域側へ転送すると共に、上記第2の領域に配置される上記複数の転送電極に、上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックを印加して上記第1の領域から転送出力される上記情報電荷を1画素単位で選択して上記第2の領域に取り込んだ後、上記第2の多相クロックの周期よりも長い周期を有する第3の多相クロックを印加して上記第2の領域から上記情報電荷を1画素ずつ転送出力することにある。

【0016】

これにより、第1の多相クロックの周期と第2の多相クロックの周期との比に応じて、第1の領域の一部の受光画素の情報電荷が選択されて第2の領域の蓄積画素へ転送される。この転送過程で、一部の受光画素の情報電荷が排出されるため、画素数が間引かれることになる。

さらに、本発明の固体撮像素子の駆動方法の特徴とするところは、上記第1の

領域に配列される上記複数の転送電極に一定の周期を有する第1の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域側へ転送すると共に、上記第2の領域に配置される上記複数の転送電極に、上記第1の多相クロックの周期よりも長い周期を有する第2の多相クロックを印加して上記第1の領域から転送出力される上記情報電荷を1画素単位で選択して上記第2の領域に取り込んだ後、上記第2の多相クロックの周期よりも長い周期を有する第3の多相クロックを印加して上記第2の領域から上記情報電荷を1画素ずつ転送出力する第1の動作、及び、上記第1及び第2の領域に配置される上記複数の転送電極に上記第3の多相クロックを印加して上記複数の受光画素に蓄積される情報電荷を1画素毎に上記第2の領域を通して転送する第2の動作、を含み、上記第1の動作を繰り返し実行して画面単位で連続する第1の画像信号を得ると共に、所望のタイミングで上記第2の動作を実行して単一の静止画面を表示する第2の画像信号を得ることにある。

【0017】

これにより、第1の動作では、第1の多相クロックの周期と第2の多相クロックの周期との比に応じて、第1の領域の一部の受光画素の情報電荷が選択されて第2の領域の蓄積画素へ転送される。そして、第2の転送動作では、第3の多相クロックに従い、第1の領域の全ての受光画素の情報電荷が順次第2の領域の蓄積画素へ転送される。従って、第1の動作により、低解像度の画面を連続して表示する第1の画像信号を得られ、第2の撮像動作により、高解像度の画面を表示する第2の画像信号を得られる。

【0018】

【発明の実施の形態】

図1は、本発明の固体撮像素子の構成を示す断面図である。尚、本発明の固体撮像素子は、フレーム転送方式であり、図1は、その撮像部と蓄積部との境界付近を示す。

N型の半導体基板11の一主面に、P型の拡散領域12が形成され、この拡散領域12内に、一方向（図面の水平方向）に延在する複数のチャネル領域が互いに平行に形成される。各チャネル領域は、情報電荷の転送経路となる領域であり

、表面付近にN型の埋め込み層13が形成されて埋め込みチャンネル構造を成している。また、半導体基板11は、チャンネル領域から漏れ出す情報電荷を吸収するオーバーフロードレインとして働くものであり、情報電荷の蓄積期間及び転送期間にそれぞれ所定の固定電位が印加される。埋め込み層13が形成されたチャンネル領域上には、絶縁膜14を介して、チャンネル領域と交差する方向に延在する複数の転送電極15が互いに平行に配列される。この転送電極15については、1層目の転送電極の間隙部分を2層目の転送電極で被うようにした2層構造であってもよい。これらの転送電極15は、3相駆動を採用した場合、3本単位でチャンネル領域内に複数の受光画素P及び複数の蓄積画素Sを定義する。この受光画素Pが定義される領域が撮像部となり、蓄積画素Sが定義される領域が蓄積部となる。また、複数の受光画素Pの内の蓄積部に隣接する1つの受光画素P'と、複数の蓄積画素Sの内の撮像部に隣接する1つの蓄積画素S'とを定義する一部の転送電極15'は、その他の転送電極15よりも電荷転送方向の幅を広く形成し、チャンネル長を長くしている。

【0019】

撮像部の各転送電極15、15'には3相のフレーム転送クロック $\phi f1 \sim \phi f3$ が印加され、蓄積部の各転送電極15、15'には3相の垂直転送クロック $\phi v1 \sim \phi v3$ が印加されて、それぞれチャンネル領域内のポテンシャルの制御が行われる。撮像動作において、フレーム転送クロック $\phi f1$ 、 $\phi f3$ は、各受光画素Pの両端に位置する転送電極15をオフし、隣り合う受光画素Pを電氣的に分離するためのポテンシャル障壁を形成する。同時に、フレーム転送クロック $\phi f2$ は、受光画素Pの中央に位置する転送電極15をオンし、情報電荷を蓄積するためのポテンシャル井戸を形成する。また、転送動作において、フレーム転送クロック $\phi f1 \sim \phi f3$ 及び垂直転送クロック $\phi v1 \sim \phi v3$ は、各転送電極15のオン/オフを高速で繰り返し、ポテンシャル井戸を移動させるようにして、ポテンシャル井戸に蓄積される情報電荷を一方向に転送させる。ここで、垂直転送クロック $\phi v1 \sim \phi v3$ については、フレーム転送クロック $\phi f1 \sim \phi f3$ に対して周期を整数倍に設定することにより、情報電荷を撮像部から蓄積部へ転送する過程で、画素数の間引きを行うことが可能になる。即ち、垂直転送クロック $\phi v1 \sim \phi v3$ の周期をフレーム転送

クロック $\phi f1 \sim \phi f3$ の周期の n 倍 (n : 整数) とすることにより、撮像部から転送出力される情報電荷が、 n 画素中、1 画素だけ蓄積部へ取り込まれるようになる。

【0020】

縦型オーバーフロードレイン構造のCCD固体撮像素子の場合、半導体基板11の深さ方向に、図2に示すようなポテンシャルプロファイルが形成される。このポテンシャルプロファイルは、転送電極15から離れるに従って深くなり、一旦、埋め込み層13内で極小値を示すと共に拡散層12内で極大値を示し、それ以降は、拡散層12から半導体基板11の深部に進むに従って深くなる。このようなポテンシャルは、半導体基板11及び転送電極15に印加する電位によって制御することができるものであり、電位を高くすればポテンシャルが深く形成され、逆に、低くすればポテンシャルが浅く形成される。

【0021】

転送電極15、15'をオンする、即ち、転送電極15、15'に印加する電位を高くすると、ポテンシャルプロファイルは、曲線aに示すように、埋め込み層13（チャンネル領域）内で深く形成される。これにより、埋め込み層13内の極小値と拡散層12内の極大値との差を埋める分だけ、情報電荷の蓄積が可能になる。一方、転送電極15、15'をオフする、即ち、転送電極15、15'に印加する電位を低くすると、ポテンシャルプロファイルは、曲線bに示すように、埋め込み層13（チャンネル領域）内で浅く形成される。これにより、拡散領域12内のポテンシャル障壁が消滅し、チャンネル領域に発生する情報電荷は、ポテンシャルの勾配に沿って半導体基板11側へ排出される。

【0022】

フレーム転送クロック $\phi f1 \sim \phi f3$ 及び垂直転送クロック $\phi v1 \sim \phi v3$ は、各転送電極15、15'を所定の期間オーバーラップさせながら、順次転送方向にオンさせる。このとき、連続する転送電極15、15'のオンするタイミングが遅れると、転送過程にある情報電荷は、半導体基板11側へ排出されることになる。そこで、垂直転送クロック $\phi v1 \sim \phi v3$ の周期を長くして、蓄積部の転送電極15'がオンするタイミングを意図的に遅らせることにより、撮像部から蓄積部への

転送過程で一部の受光画素の情報電荷のみを蓄積画素Sに取り込むようにすることができる。このとき、蓄積画素Sに取り込まれない情報電荷は、撮像部の出力端、即ち、蓄積部に隣接する受光画素P'部分で排出される。このため、撮像部と蓄積部との境界部分で転送電極15'のチャンネル長を長く形成することにより、半導体基板11側へ排出される情報電荷が、蓄積画素S'内に保持されている情報電荷に混入するの防止している。

【0023】

図3は、本発明に関するフレーム転送方式のCCD固体撮像素子の構成を示す模式図である。この図においては、図面を簡略化するため、受光画素Pの配列を12行×16列で示してある。

フレーム転送方式のCCD固体撮像素子20は、撮像部20i、蓄積部20s、水平転送部20h及び出力部20dより構成される。撮像部20iは、垂直方向に連続する互いに平行な複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットが、それぞれ受光画素Pを構成する。そして、各シフトレジスタには、フレーム転送クロックが印加される。各受光画素Pに蓄積された情報電荷を転送する際には、フレーム転送クロック $\phi f1 \sim \phi f3$ を高い周波数でクロッキングし、情報電荷を蓄積部20sへ転送（フレーム転送）する。この情報電荷の転送は、第1の動作においては、図11に示す固体撮像素子1の撮像部1iと同様に、垂直同期信号VTに同期するタイミングで行われる。これに対して第2の動作においては、フレーム転送は行われず、図11に示す固体撮像素子1の蓄積部1sと同様に、水平走査に従う周期で1行ずつ行われる。

【0024】

蓄積部20sは、撮像部20iのシフトレジスタに連続する複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットが蓄積画素Sを構成する。この蓄積部20sは、光学的に遮光されており、受光画素Pから転送出力される情報電荷をそれぞれ一時的に蓄積する。蓄積部20sの垂直方向の蓄積画素Sの数は、第1の動作におけるフレーム転送クロック $\phi f1 \sim \phi f3$ と垂直転送クロック $\phi 1v \sim \phi 3v$ との周期の比に応じて省略されている。本実施の形態においては、垂直転送クロック $\phi v1 \sim \phi v3$ の周期をフレーム転送クロック $\phi f1 \sim \phi f3$ の周期

の3倍とし、蓄積部20sには撮像部20iの1/3の数(4行×16列)の蓄積画素Sが配列される。蓄積部20sのシフトレジスタには、垂直同期信号VTあるいは水平同期信号HTに同期した垂直転送クロック $\phi v1 \sim \phi v3$ が印加される。第1の動作では、転送クロック $\phi f1 \sim \phi f3$ の1/3の周波数で撮像部20iの受光画素Pから情報電荷を取り込み、取り込んだ情報電荷を水平走査周期で1行ずつ水平転送部20hへ転送する。第2の動作では、垂直転送クロック $\phi 1v \sim \phi 3v$ をフレーム転送クロック $\phi f1 \sim \phi f3$ に一致させて撮像部20iの各シフトレジスタの延長部分として動作させ、受光画素Pからの情報電荷を水平走査周期で1行ずつ順次水平転送部20hへ転送する。

【0025】

水平転送部20hは、蓄積部20sの各シフトレジスタの出力が各ビットに結合された単一のCCDシフトレジスタからなり、蓄積部20sの各シフトレジスタから転送出力される情報電荷を各ビットに受ける。出力部20dは、水平転送部20hの出力側で情報電荷を受ける容量を含み、水平転送部20hから転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。水平転送部20h及び出力部20dは、図11に示す固体撮像素子1の水平転送部1h及び出力部1dと同一である。即ち、水平同期信号HTに同期した水平転送クロック $\phi h1$ 、 $\phi h2$ に応答して水平転送部20h内の情報電荷を出力部20dへ転送し、出力部20dの容量に蓄積される情報電荷をリセットクロック ϕr に応答して順次排出するように構成される。そして、出力部20dの容量の電位の変化が画像信号Y0(t)として出力される。

【0026】

ところで、固体撮像素子20がカラー撮像に対応する場合、受光部20iにカラーフィルタが装着されて各受光画素Pがそれぞれ特定の色成分に対応付けられる。例えば、図4に示すように、奇数行にシアン(Cy)と黄(Ye)とが交互に配置され、偶数行に白(W)と緑(G)が交互に配置される。このようなカラーフィルタを撮像部20iに装着した場合、垂直方向の6画素を1つの単位とし、この内の2画素から互いに異なる色成分を取り出すようにすることができる。これにより、転送過程で画素数を間引く第1の動作においても、全ての受光画素

から情報電荷を読み出す第2の動作と同じように全ての色成分を独立に取り出すことが可能になる。

【0027】

図5は、本発明の固体撮像素子の駆動方法を実現する各転送クロックの波形図で、(a)は画素数を間引いて情報電荷を読み出す第1の動作を示し、(b)は全ての画素の情報電荷を読み出す第2の動作を示す。本実施の形態においては、第1の動作で画素数を1/3に間引く場合を例示している。尚、第2の動作における転送クロックの周期は、第1の動作における転送クロックの周期に対して十分に長いもの（通常は、数百倍）であり、図5(b)については、同図(a)に比べて時間軸方向に縮小してある。

【0028】

固体撮像素子は、第1の期間（蓄積期間）に光電変換によって発生した情報電荷を各受光画素Pに蓄積した後、その情報電荷を第2の期間（転送期間）に各受光画素Pから蓄積画素Sを介して転送出力する。蓄積期間中は、フレーム転送クロック $\phi f1 \sim \phi f3$ の内の1つ、例えば、フレーム転送クロック $\phi f3$ がハイレベルに固定され、その他のフレーム転送クロック $\phi f1$ 、 $\phi f2$ がロウレベルに固定される。これにより、光電変換によって発生する情報電荷が、フレーム転送クロック $\phi f3$ が印加される転送電極15の下に蓄積される。この蓄積期間の動作は、第1の動作と第2の動作とで一致している。

【0029】

転送期間では、第1の動作の場合、フレーム転送クロック $\phi f1 \sim \phi f3$ が、それぞれ一定の周期で立ち上がりとしち下がりとしを交互に繰り返す、互いの位相差が1/3周期に設定される。このとき、垂直転送クロック $\phi v1 \sim \phi v3$ は、フレーム転送クロック $\phi f1 \sim \phi f3$ の3倍の周期で立ち上がりとしち下がりとしを繰り返す、互いの位相差が1/9周期に設定される。さらに、垂直転送クロック ϕv は、立ち下がりが2/3周期遅れて設定され、各垂直転送クロック $\phi v1 \sim \phi v3$ の立ち上がっている期間を互いに1/18周期だけオーバーラップさせるようにしている。この第1の動作は、受光画素Pから蓄積画素Sに取り込まれた情報電荷を水平走査のタイミングに従って1画素ずつ転送出力する転送動作を含む。一方、第2

の動作の場合、フレーム転送クロック $\phi f1 \sim \phi f3$ 及び垂直転送クロック $\phi v1 \sim \phi v3$ が、互いに一致して、それぞれ一定の周期で立ち上がり立ち下がりとを交互に繰り返し、互いの位相差が $1/3$ 周期に設定される。この第2の動作においては、情報電荷が、水平走査のタイミングに従って撮像部の受光画素 P から蓄積部の蓄積画素 S に取り込まれ、連続して、蓄積画素 S から 1 画素ずつ転送出力される。

【0030】

図6は、第1の動作を説明するポテンシャル図である。この図6は、図5(a)に対応し、図1と同一部分を示している。

フレーム転送クロック $\phi f3$ 及び垂直転送クロック $\phi v3$ が立ち上がり、転送クロック $\phi f1$ 、 $\phi f2$ 及び垂直転送クロック $\phi v1$ 、 $\phi v2$ が立ち下がっているタイミング T0 においては、フレーム転送クロック $\phi f3$ または垂直転送クロック $\phi v3$ が印加される転送電極 15 の下にポテンシャル井戸が形成される。情報電荷は、そのポテンシャル井戸に蓄積される。タイミング T1 ~ T3 では、フレーム転送クロック $\phi f1 \sim \phi f3$ が $1/3$ 周期の時間差で順次反転し、フレーム転送クロック $\phi f3$ が印加される転送電極 15 の下に蓄積された情報電荷が、1 画素先の受光画素 P まで転送される。同時に、垂直転送クロック $\phi v1 \sim \phi v3$ が $1/9$ 周期の時間差で順次反転し、垂直転送クロック $\phi v3$ が印加される転送電極 15 の下に蓄積された情報電荷が、1 画素先の蓄積画素 S まで転送される。

【0031】

タイミング T4 では、垂直転送クロック $\phi v1 \sim \phi v3$ が固定された状態で、フレーム転送クロック $\phi f1$ 、 $\phi f3$ が反転し、フレーム転送クロック $\phi f3$ が印加される転送電極 15 の下に蓄積された情報電荷がフレーム転送クロック $\phi v1$ が印加される転送電極 15 の下へ転送される。このとき、蓄積部に隣接する受光画素 P' では、フレーム転送クロック $\phi f3$ が印加される転送電極 15' の先の垂直転送クロック $\phi v1$ が印加される転送電極 15' がオフしたままであるため、その画素の情報電荷は全て半導体基板 11 側へ排出される。このとき、受光画素 P' に隣接する蓄積画素 S' では、受光画素 P' から最も離れた位置、即ち、垂直転送クロック $\phi v3$ が印加される転送電極 15 の下に情報電荷が保持されている。加えて、フ

レーン転送クロック $\phi f3$ が印加される転送電極 15' の両側の転送電極 15' は、チャンネル長を長くして形成されている。このため、フレーム転送クロック $\phi f3$ が印加される転送電極 15' の下のチャンネル領域で半導体基板 11 側へ情報電荷が排出されても、その情報電荷の一部が蓄積電極 S' に保持されている情報電荷へ混入するのを防止できる。

【0032】

タイミング T5、T6 では、タイミング T2、T3 と同様に、フレーム転送クロック $\phi f1 \sim \phi f3$ が順次反転して、フレーム転送クロック $\phi f1$ が印加される転送電極 15 の下に蓄積された情報電荷が、フレーム転送クロック $\phi f3$ が印加される次の転送電極 15 の下まで転送される。タイミング T7 では、タイミング T4 と同様に、フレーム転送クロック $\phi f1$ 、 $\phi f3$ が反転し、フレーム転送クロック $\phi f3$ が印加される転送電極 15 の下に蓄積された情報電荷がフレーム転送クロック $\phi f1$ が印加される転送電極 15 の下へ転送されると同時に、受光画素 P' で 1 画素分の情報電荷が半導体基板 11 側へ排出される。タイミング T8、T9 における転送動作は、タイミング T5、T6 における転送動作に一致する。尚、タイミング T5～T9 までは、タイミング T3、T4 と同様に、垂直転送クロック $\phi v1 \sim \phi v3$ が継続して固定される。

【0033】

そして、タイミング T10 では、タイミング T1 と同様に、フレーム転送クロック $\phi f1$ 、 $\phi f3$ と共に垂直転送クロック $\phi v1$ 、 $\phi v3$ が反転し、垂直転送クロック $\phi v3$ または垂直転送クロック $\phi v3$ が印加される転送電極 15 の下に蓄積された情報電荷が垂直転送クロック $\phi v1$ または垂直転送クロック $\phi v1$ が印加される転送電極 15 の下へ転送される。このタイミング T10 においては、受光画素 P' で情報電荷が半導体基板 11 側へは排出されず、蓄積画素 S' へ転送される。

【0034】

以上のタイミング T1～T10 までの動作を繰り返すことにより、2 画素分の情報電荷の排出と 1 画素分の情報電荷の出力とが繰り返され、複数の受光画素 P に蓄積される情報電荷の内の $1/3$ が蓄積画素 S に取り込まれる。一旦蓄積画素 S に取り込まれた情報電荷については、垂直転送クロック $\phi v1 \sim \phi v3$ が、水平走

査周期に従って立ち上がり立ち下がりとを繰り返すことにより、1画素単位で転送出力される。

【0035】

図7は、第2の動作を説明するポテンシャル図である。この図7は、図5(b)に対応し、図1と同一部分を示している。

タイミングT0においては、フレーム転送クロック $\phi f3$ 及び垂直転送クロック $\phi v3$ が立ち上がり、フレーム転送クロック $\phi f1$ 、 $\phi f2$ 及び垂直転送クロック $\phi v1$ 、 $\phi v2$ が立ち下がり、フレーム転送クロック $\phi f3$ 及び垂直転送クロック $\phi v3$ が印加される転送電極15の下にポテンシャル井戸が形成され、そのポテンシャル井戸に情報電荷が蓄積される。

【0036】

タイミングT1～T3では、フレーム転送クロック $\phi f1$ ～ $\phi f3$ 及び垂直転送クロック $\phi v1$ ～ $\phi v3$ が順次反転する。このタイミングT1～T3における転送動作は、図6に示す第1の動作のタイミングT1～T3の動作に一致する。但し、その動作周期については、水平走査周期に一致して設定されており、第1の動作よりも十分（最大で900倍程度）に長い周期である。

【0037】

以上のタイミングT1～T3までの動作を繰り返すことにより、複数の受光画素Pに蓄積される情報電荷が、蓄積画素Sを介して、水平走査周期に従うタイミングで、1画素ずつ転送出力される。ところで、第2の動作の場合、転送期間中、情報電荷のほとんどが光電変換が継続される受光画素P内に保持される。そこで、各受光画素Pを被うようにシャッタ機構を設け、転送期間中は、そのシャッタ機構を閉じて各受光画素Pに光を入射させないようにしてスミア電荷の発生を防止する必要がある。

【0038】

図8は、図1に示す固体撮像素子20を用いて動画及び静止画を表す画像信号を得られるようにした電子スチルカメラの構成を示すブロック図であり、図9は、その動作を説明するタイミング図である。

CCD固体撮像素子20は、図1に示すものであり、撮像部20iに対して行

数が1/3に省略された蓄積部20sを有し、駆動回路21から供給される各種クロックによって駆動され、画像信号Y0(t)を出力する。

【0039】

シャッタ機構30は、周知のレンズ機構を通して固体撮像素子20の撮像部20iに被写体画像が投射される光路上に配置され、必要に応じて撮像部20iを遮光する。このシャッタ機構30は、光の透過の制御が可能なものであればよく、液晶パネルや遮光板等を用いて構成することができる。シャッタ駆動回路21は、後述するタイミング制御回路22から供給されるシャッタ制御信号STに基づいて駆動クロック ϕ_d を発生し、シャッタ機構30を開閉駆動する。例えば、シャッタ制御信号STが立ち上げられている間はシャッタ機構30を開放し、立ち下げられている間はシャッタ機構30を閉じるように構成される。

【0040】

駆動回路21は、固体撮像素子20の各シフトレジスタに対して転送クロック ϕ_f 、垂直転送クロック ϕ_v 及び水平転送クロック ϕ_h を供給し、固体撮像素子20の複数の受光画素Pに蓄積される情報電荷を所定の順序で転送出力させる。即ち、一定の電荷蓄積期間を経て撮像部20iの各受光画素Pに蓄積される情報電荷を1画素毎に所定の順序で転送出力し、1ライン単位で連続する画像信号Y0(t)を得られるようにしている。固体撮像素子20における情報電荷の転送動作は、図6に示す第1の動作または図7に示す第2の動作に従う。

【0041】

タイミング制御回路22は、第1の動作により固体撮像素子20を連続動作させて動画を表示する第1の画像信号Y0(t)を得られるようにし、第2の動作により固体撮像素子を1回だけ動作させて静止面を表示する第2の画像信号y0(t)を得られるようにする。同時に、固体撮像素子20の撮像部20iを遮光するシャッタ機構30を駆動するシャッタ駆動回路31に対して、第1の動作でシャッタ機構30を開放し、第2の動作で一定の期間シャッタ機構30を開放した後閉じて固体撮像素子20の撮像部20iを遮光するように指示を与える。

【0042】

第1の動作においては、一定周期の基準クロックに基づいて水平同期信号HT

及び垂直走査信号 VT を生成して駆動回路21に供給し、駆動回路21を周期的に動作させる。これにより、固体撮像素子20は、撮像部20iの各受光画素 P で撮像を繰り返し、蓄積部20sへの転送過程で行数を $1/3$ に間引いて、第1の画像信号 $Y_0(t)$ を出力する。このとき、シャッタ制御信号 ST は、立ち上げられたままであり、シャッタ駆動回路31は、シャッタ機構30を開放状態を維持する。尚、第1の動作の間は、画像信号 $Y_0(t)$ を規格化するタイミング信号 PC が同時に生成され、信号処理回路23へ供給される。

第1の動作が繰り返されているときに、画像確定指示 DI が入力されると、その時点で第1の動作は終了し、第2の動作に移る。第2の動作では、先ずシャッタ制御信号 ST が立ち下げられて一旦シャッタ機構30が閉じられ、固体撮像素子20の撮像部20iが遮光される。この状態でフレーム転送動作を行い撮像部20iの各受光画素に蓄積されている情報電荷を排出させる。この排出動作は、シャッタ機構30を閉じた後に第1の動作を1回だけ実行すればよい。不要な電荷の排出動作が完了した後、シャッタ制御信号 ST を所定の期間だけ立ち上げ、シャッタ機構30を開放して固体撮像素子20の各受光画素 P に情報電荷を蓄積させる。このシャッタ機構30の開放時間は、被写体輝度に合わせて設定するようにし、各受光画素 P に蓄積される情報電荷の量の平均が所定の範囲に納まるようにする。ここで、最適なシャッタ開放時間は、第1の動作で得られる第1の画像信号 $Y_0(t)$ の平均レベルに基づいて設定すること、被写体の輝度を直接測定して設定することなどが考えられる。第2の動作においては、固体撮像素子20がフレーム転送動作を伴わない代わりに、シャッタ機構30による撮像部20iの遮光が必要になる。シャッタ機構30によって遮光された撮像部20iでは、蓄積部20sより多くの行数の受光画素に蓄積された情報電荷が1行単位で読み出されることになる。これにより、固体撮像素子20は、撮像部20iの受光画素 P の全てに対応する画素を表示する第2の画像信号 $y_0(t)$ を出力する。

【0043】

信号処理回路23は、固体撮像素子20から出力される第1の画像信号 $Y_0(t)$ を取り込み、タイミング信号 PC に従い、サンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに従う画像信号 $Y_1(t)$ として表示器24へ

供給する。この信号処理回路23は、A/D変換器及びD/A変換器を含み、第1の画像信号 $Y_0(t)$ をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナログ値の画像信号 $Y_1(t)$ に戻して表示器24へ供給するように構成される。信号処理回路23は、タイミング制御回路22が画像確定指示DIを受けるまでの間、第1の動作と共に上述の信号処理を繰り返す。画像確定指示DIを受けた後には、固体撮像素子20の全ての受光画素Pからの情報電荷を表す第2の画像信号 $y_0(t)$ に対応するデジタル画像データ $D(n)$ を静止画出力として外部へ供給する。このとき、表示器24に対しても、静止画出力に対応し、画素数が間引かれた画像信号 $Y_1(t)$ を供給する。表示器24は、LCDパネル等からなり、信号処理回路23から供給される画像信号 $Y_1(t)$ に従う固体撮像素子20が撮らえた画像を連続して表示する。

【0044】

このように、第1の動作と第2の動作とで固体撮像素子20の実質的な受光画素の数を変更するようにしたことで、低解像度の動画を表示する画像信号を得る第1の動作では、信号処理回路23の信号処理を簡略化することができる。

以上の実施の形態においては、画素数を1/3に間引く場合を例示したが、画素数の間引きは、1/2または1/4以下であってもよい。また、各転送クロックについては、3相に限らず、4相以上でもよい。

【0045】

【発明の効果】

本発明によれば、固体撮像素子の撮像部から蓄積部への転送過程で、特定の画素についてのみ情報電荷を読み出すようにして画素数の間引きを行うことができる。画素を間引くために排出する情報電荷は、チャンネル長が長く形成された転送電極部分で基板側へ排出されるため、蓄積画素に保持される情報電荷に排出電荷の一部が混入するのを防止することができる。従って、画像信号の処理を簡略化できると共に、画像信号の劣化を防止することができ、回路規模の縮小と共にコストの低減が望める。また、蓄積部の縮小により固体撮像素子のチップサイズを小さくすることができるため、固体撮像素子自体の製造コストの低減も可能である。

【0046】

さらに、固体撮像素子の実質的な画素数を切り換えて、低解像度の動画を表示する第1の画像信号と高解像度の静止画を表示する第2の画像信号とをそれぞれ得ることができる。高解像度の静止画像をコンピュータ機器の取り込むことが可能な低コストの電子スチルカメラを実現できる。

【図面の簡単な説明】

【図1】

本発明の固体撮像素子の撮像部の構造を示す断面図である。

【図2】

本発明の固体撮像素子のポテンシャルの状態を示すプロファイル図である。

【図3】

本発明の固体撮像素子の概略を示す平面図である。

【図4】

モザイク型のカラーフィルタの構成例を示す平面図である。

【図5】

本発明の固体撮像素子の駆動方法を実現する転送クロックの波形図である。

【図6】

本発明の駆動方法の第1の動作を説明するポテンシャル図である。

【図7】

本発明の駆動方法の第2の動作を説明するポテンシャル図である。

【図8】

本発明を採用した電子スチルカメラの構成を示すブロック図である。

【図9】

図8に示す電子スチルカメラの動作を説明するタイミング図である。

【図10】

従来の電子スチルカメラの構成を示すブロック図である。

【図11】

従来のフレーム転送方式の固体撮像素子の概略を示す平面図である。

【図12】

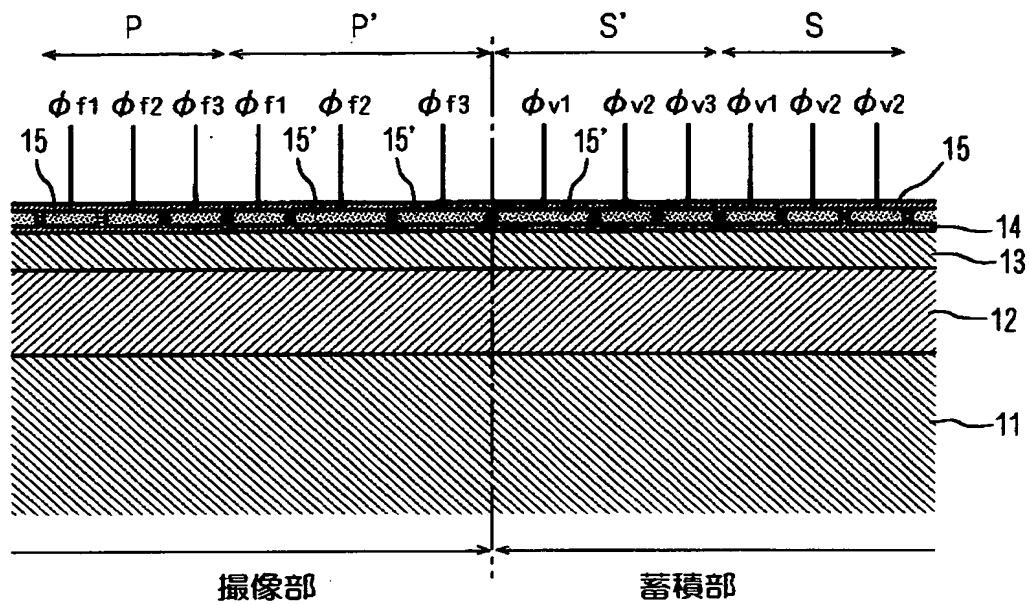
フレーム転送方式の固体撮像素子の動作を説明するタイミング図である。

【符号の説明】

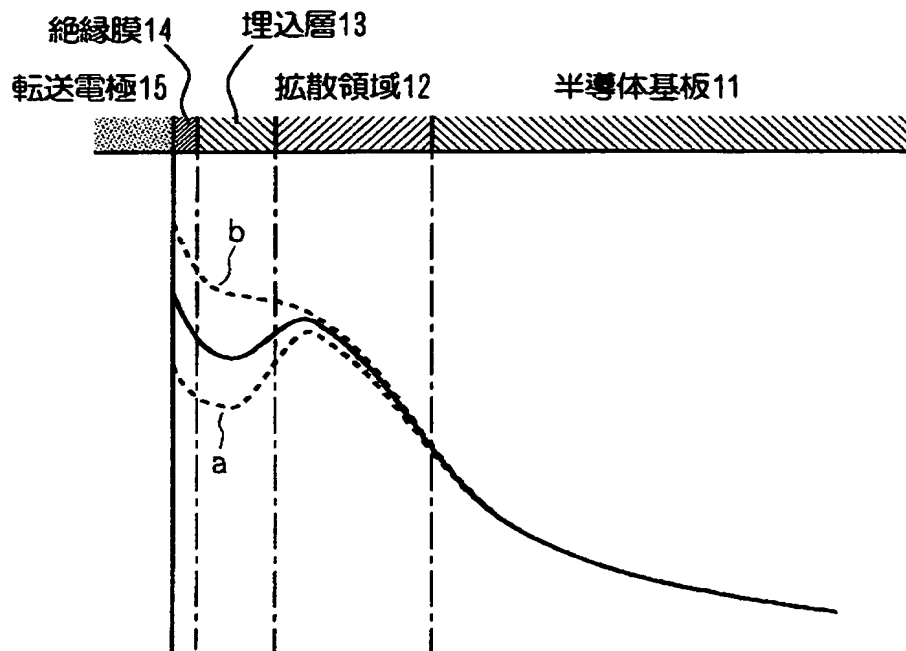
- 1、20 CCD固体撮像素子
 - 1i、20i 撮像部
 - 1s、20s 蓄積部
 - 1h、20h 水平転送部
 - 1d、20d 出力部
- 2、21 CCD駆動回路
- 3、22 タイミング制御回路
- 4、23 信号処理回路
- 5、24 表示器
- 11 半導体基板
 - 12 拡散領域
 - 13 埋め込み層
 - 14 絶縁膜
 - 15、15' 転送電極
- 30 シャッタ機構
 - 31 シャッタ駆動回路

【書類名】 図面

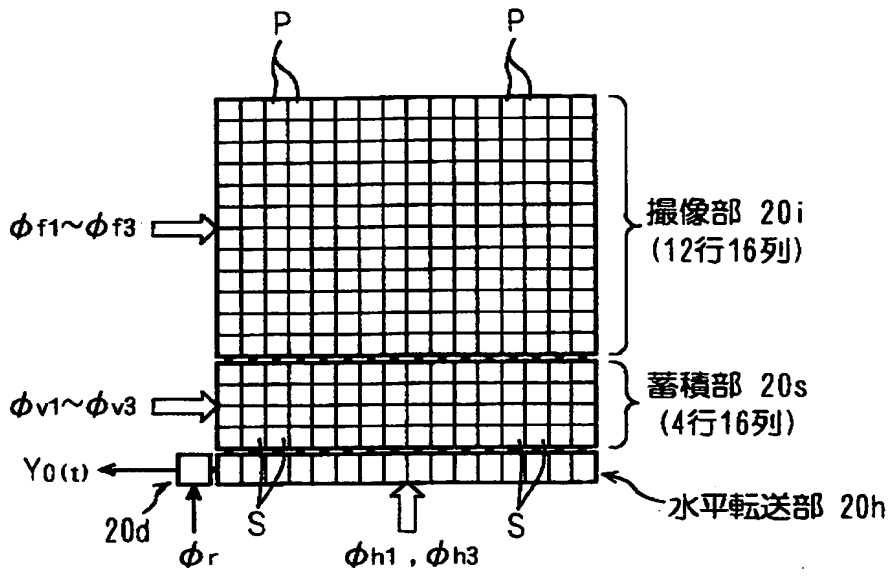
【図1】



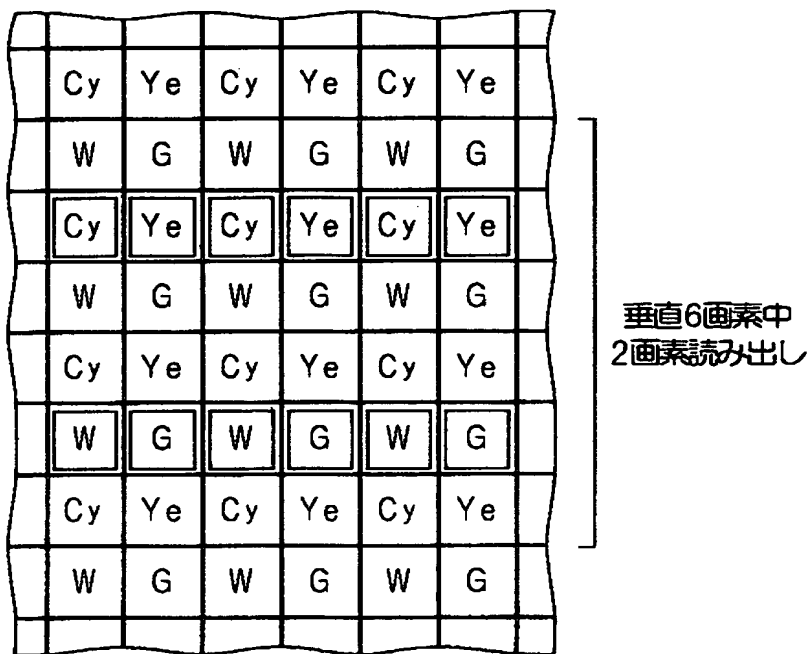
【図2】



【図3】

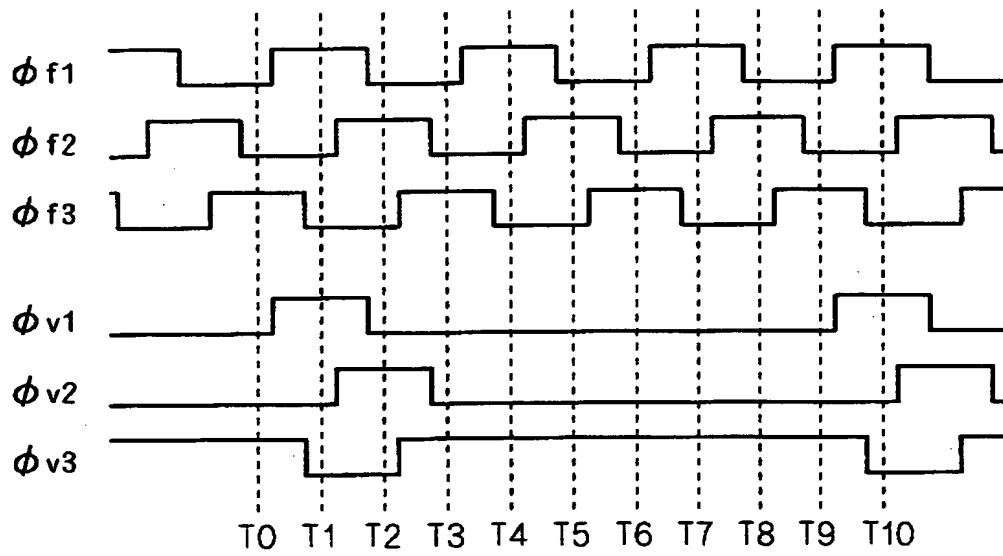


【図4】

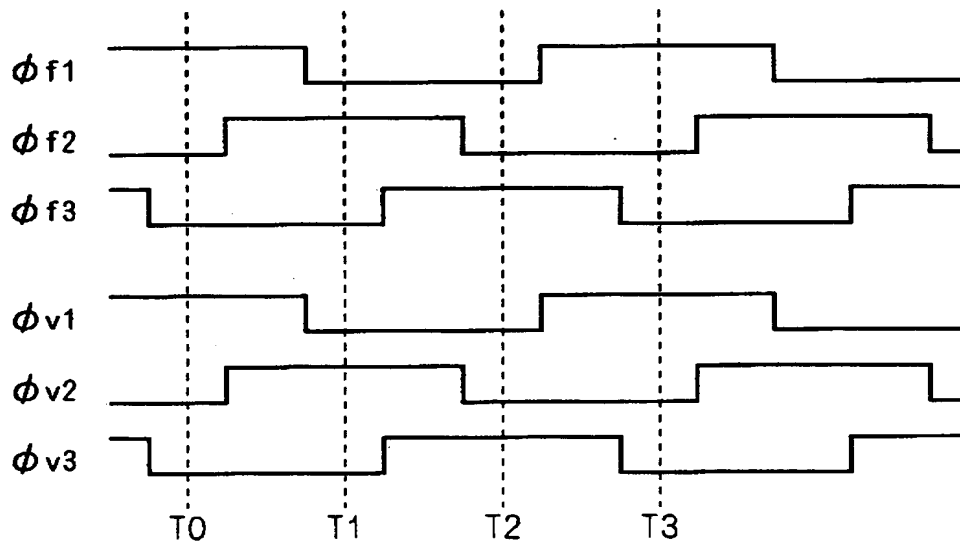


【図5】

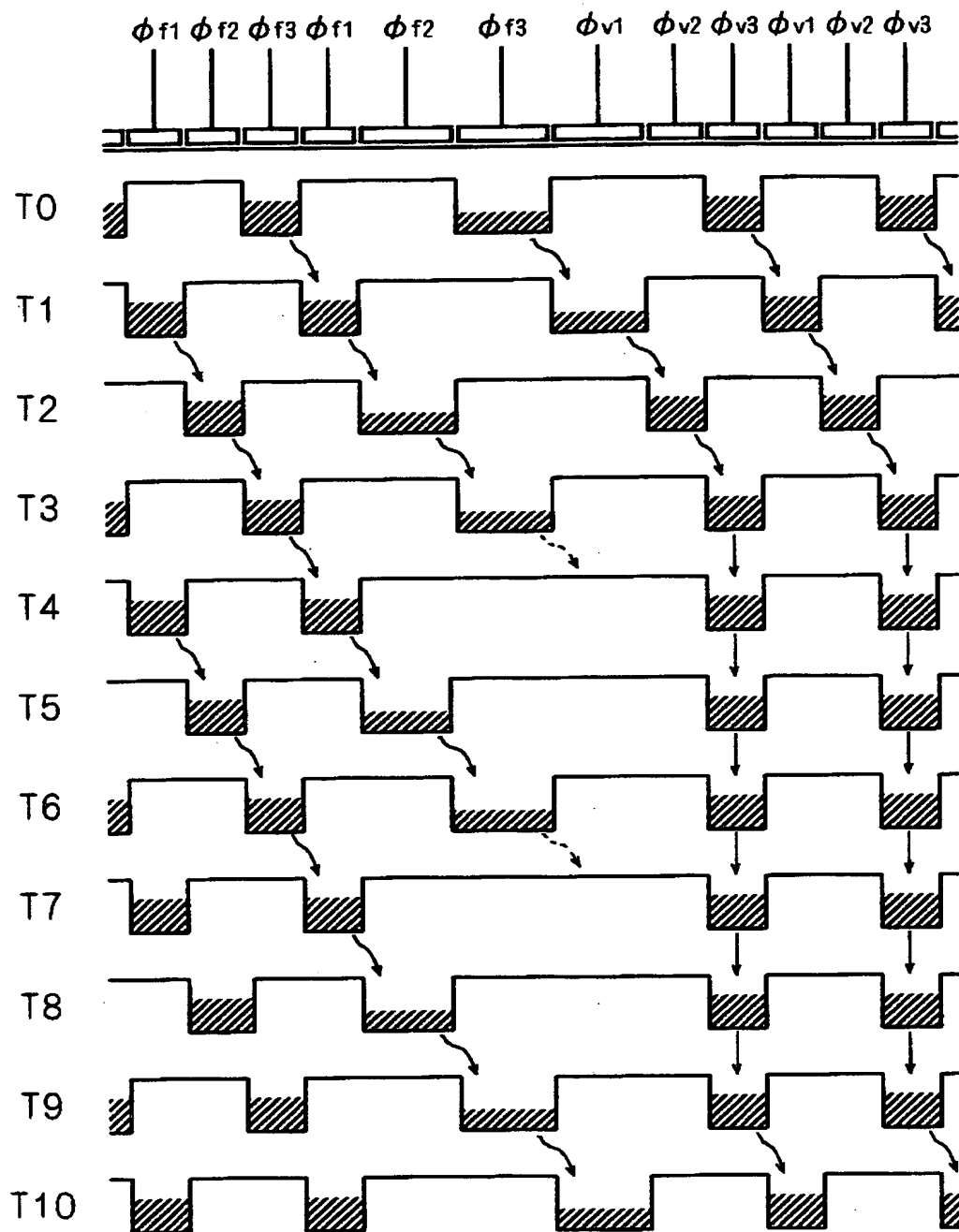
(a) 第1の動作



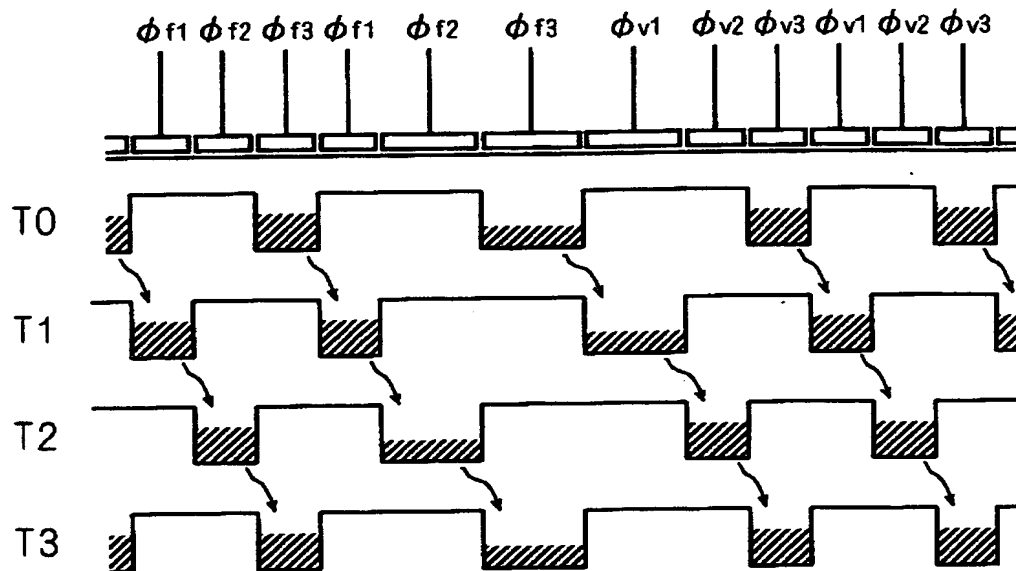
(b) 第2の動作



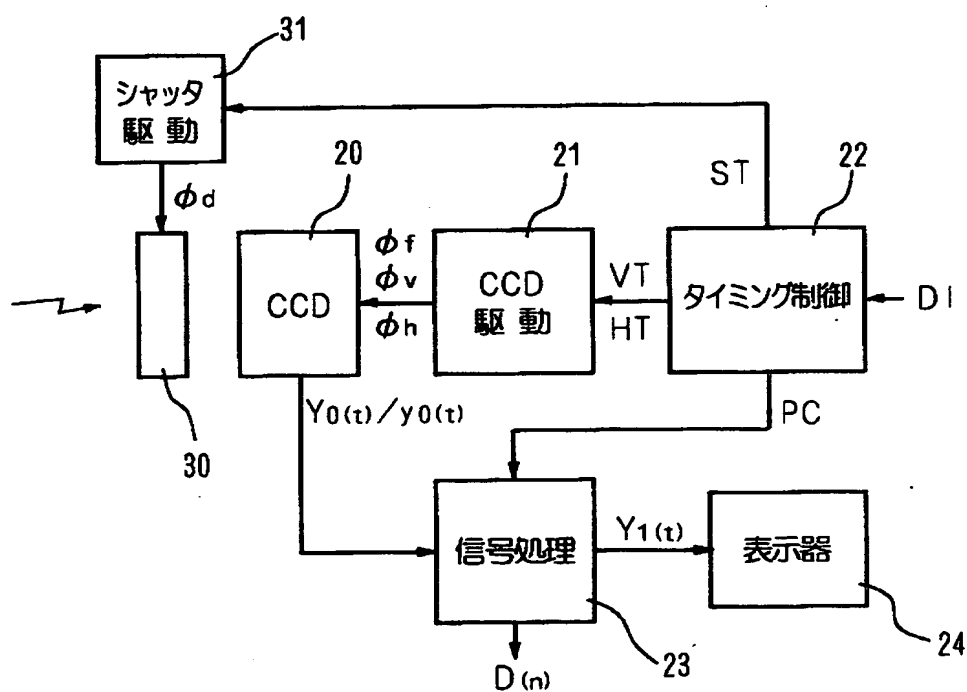
【図6】



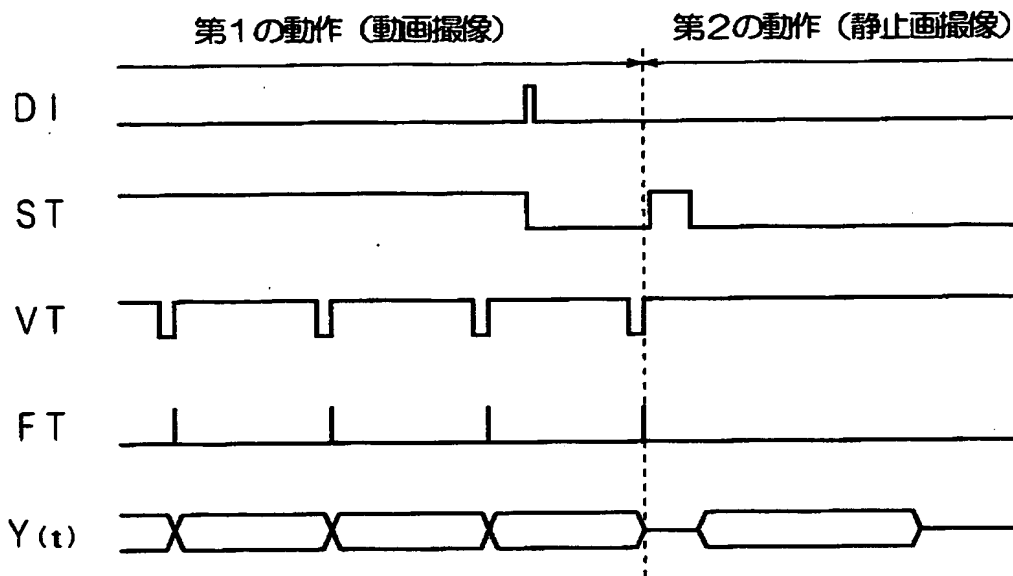
【図7】



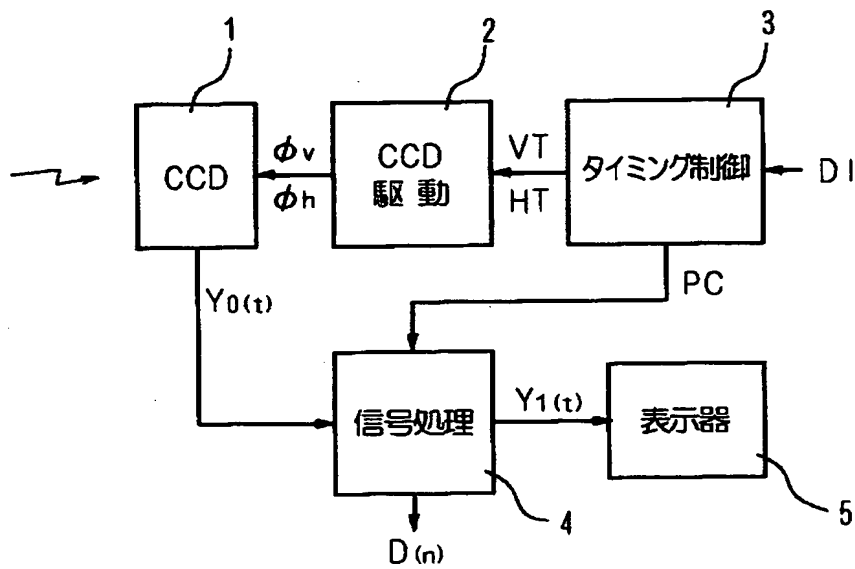
【図8】



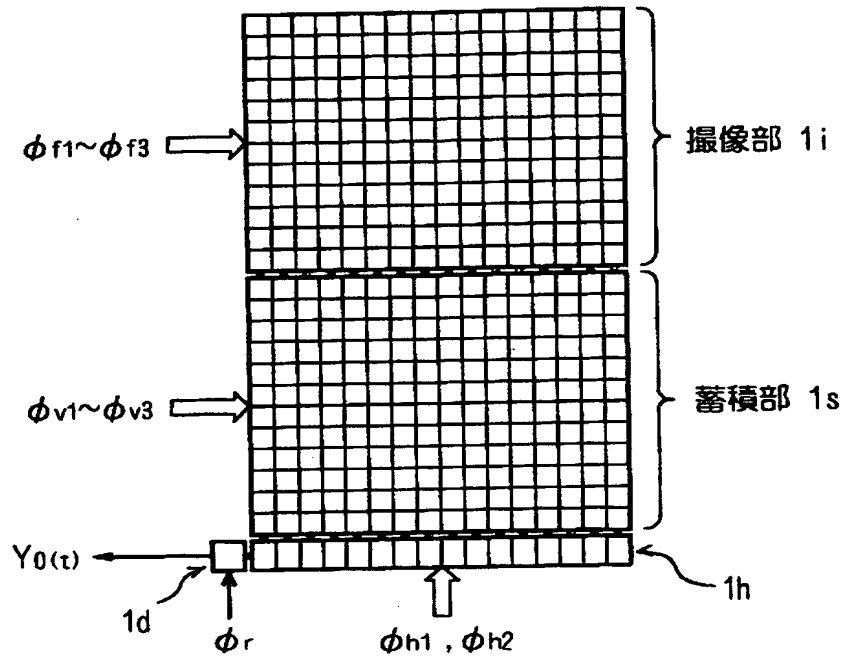
【図9】



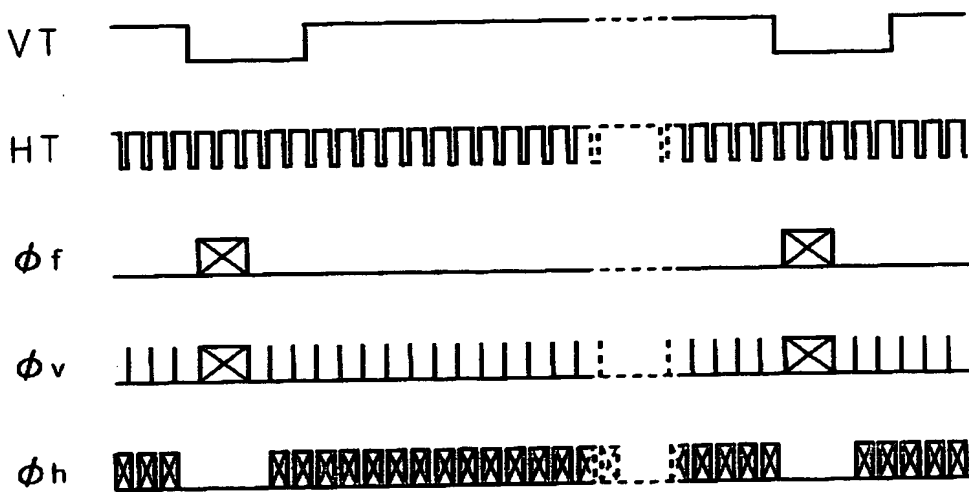
【図10】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 フレーム転送方式のCCD固体撮像素子で画素数の間引きを可能にする。

【解決手段】 撮像部に複数の受光画素Pが配列され、蓄積部に複数の蓄積画素Sが配列される。撮像部と蓄積部との境界部分に配置される受光画素P'及び蓄積画素S'では、転送電極15'のチャンネル長が、その他の転送電極15よりも長く形成される。撮像部の転送電極15、15'には、一定周期のフレーム転送クロック $\phi f1 \sim \phi f3$ が印加され、蓄積部の転送電極15、15'には、フレーム転送クロック $\phi f1 \sim \phi f3$ に対して周期が3倍となる垂直転送クロック $\phi v1 \sim \phi v3$ が印加される。

【選択図】 図1

【書類名】 職権訂正データ
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】
【識別番号】 000001889
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号
【氏名又は名称】 三洋電機株式会社
【代理人】 申請人
【識別番号】 100076794
【住所又は居所】 群馬県邑楽郡大泉町坂田一丁目1番1号 三洋電機
株式会社 情報通信事業本部
【氏名又は名称】 安富 耕二
【選任した代理人】
【識別番号】 100107906
【住所又は居所】 群馬県邑楽郡大泉町坂田一丁目1番1号 三洋電機
株式会社 半導体事業本部 事業推進統括部 知的
財産部
【氏名又は名称】 須藤 克彦

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日	1993年10月20日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通2丁目5番5号
氏 名	三洋電機株式会社